

4/5/2 (Item 1 from file: 347)  
DIALOG(R) File 347:JAPIO  
(c) 2003 JPO & JAPIO. All rts. reserv.

01914581 \*\*Image available\*\*  
PICK UP SYSTEM

PUB. NO.: 61-128681 A]  
PUBLISHED: June 16, 1986 (19860616)  
INVENTOR(s): NISHIZAWA SHIGEKI  
IZAWA TETSURO  
APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP  
(Japan)  
APPL. NO.: 59-249501 [JP 84249501]  
FILED: November 28, 1984 (19841128)  
INTL CLASS: [4] H04N-005/335  
JAPIO CLASS: 44.6 (COMMUNICATION -- Television)  
JOURNAL: Section: E, Section No. 450, Vol. 10, No. 319, Pg. 26,  
October 30, 1986 (19861030)

#### ABSTRACT

PURPOSE: To prevent a smear component from being removed and excessively deducted by detecting if a sum of a pick up signal component and a total smear component exceeds a predetermined value or not and stopping a deduction operation in case when the sum exceeds the predetermined value.

CONSTITUTION: Comparators 29(sub 1), 29(sub 2) are disposed which compare signal amplitudes of pre-amplifiers 15(sub 1), 15(sub 2) with a reference electric potential 20 and a slice circuit 49 for cutting a section exceeding a predetermined level of outputs of analog switch circuits 17(sub 1), 17(sub 2) is disposed. After output signals from signal output lines 11(sub 1), 11(sub 2) of a solid state pick up element 14 are amplified by amplifiers 15(sub 1), 15(sub 2), they are inputted to a deducing circuit 16. The output signals of the amplifiers 15(sub 1), 15(sub 2) are detected by comparators 29(sub 1), 29(sub 2) and when amplitudes thereof exceed the electric potential, the deduction is not carried out. In this case, during a saturation, since a signal containing a vertical smear is outputted from the circuit 16, signals above a saturation level being originally unnecessary, are removed by the circuit 49 to obtain only a signal component.

JP-A-61-128681

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-128681

⑬ Int. Cl.<sup>4</sup>

H 04 N 5/335

識別記号

庁内整理番号

8420-5C

⑭ 公開 昭和61年(1986)6月16日

審査請求 未請求 発明の数 1 (全9頁)

⑯ 発明の名称 撮像システム *Image pickup system*

⑰ 特 願 昭59-249501

⑱ 出 願 昭59(1984)11月28日

⑲ 発 明 者 西 澤 重 喜 茨原市早野3300番地 株式会社日立製作所茨原工場内  
⑲ 発 明 者 伊 沢 哲 朗 茨原市早野3300番地 株式会社日立製作所茨原工場内  
⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地  
㉑ 代 理 人 弁理士 高橋 明夫 *applicant: Hitachi*

# 明 細 書

発明の名称 撮像システム

特許請求の範囲

1. 被写体の光情報量を電気量に変換する光電変換器と、該光電変換器から導き出される雑音成分並びに信号成分の和と雑音成分との間で引き算を行なう減算器と、上記和が所定の値を越えた場合と越えない場合とそれぞれ第1及び第2の出力状態を示す比較器と、上記第2の出力状態の場合は上記減算器の出力信号を導き、上記第1の出力状態の場合は上記和の信号を導く切換回路と、上記和信号を制限したレベルの出力信号に変換するスライス回路とを具備して成ることを特徴とする撮像システム。

発明の詳細な説明

〔発明の利用分野〕

本発明は撮像システム、特に半導体撮像デバイスを使用した固体撮像カメラシステムに関する。

〔発明の背景〕

画像を電気信号に変換する撮像装置において、

最近では光電変換装置として半導体集積回路技術により得られる固体撮像素子が用いられてきている。固体撮像素子を用いることによつて撮像管式のものよりも撮像装置の小型化、高信頼化、長寿命化がはかれる。このような固体撮像システムは例えば特開昭56-152382号で知られており、その一例を第3図に示す。

第3図に示すような固体撮像素子では、感光性を持つ部分がフォトダイオード1の部分のみであることが望ましいが、実際にはフォトダイオードの周辺部、例えばMOSトランジスタ2の垂直信号線3側に接続されたドレインも感光性を持つことがある。垂直信号線には上下に並んだ数百のMOSトランジスタのすべてのドレインが接続されているので、各々のトランジスタ上に投影された光情報による電荷は垂直信号線に混合加算されて蓄積される。すなわち、各垂直信号線には投影された被写体像の垂直方向の積分光量に対応した信号電流が蓄積されることになる。この信号は各水平走査期間ごとに通常の信号に重畳されて出てく

るので、例えば第2図(a)に示すように暗い背景に明るい部分 $H_1$ 、 $H_2$ のある被写体像を撮像すると、再生画面上では第2図(b)に示すように、上下方向に局引き状で視覚されてしまふに十分な信号成分 $H_1'$ 、 $H_2'$ が発生する。このような固体撮像素子に特有のノイズ成分を垂直スミアと呼んでおり、これは例えば特開昭57-17276でも説明されている。

#### (発明の目的)

本発明の1つの目的はスミア抑制回路を有す撮像システムを提供することである。

本発明の他の目的は正常な撮像信号に悪影響を与えることなくスミアを抑制することのできる撮像システムを提供することである。

本発明の更に他の目的はカメラの絞りや月光室内のような暗視野における被写体に合わせ、一方では同じ視野内に電灯、ヘッドライト等の明るい光がある場合に好適な撮像システムを提供することである。

#### (発明の概要)

述べておく。

第3図に示すMOS形固体撮像素子では垂直シフトレジスタ4の出力線 $5_1$ 、 $5_2$ 、……、 $5_m$ に順次送られた出力パルスはインタレース回路に加えられる。インタレース回路6とその出力線 $7_1$ 、 $7_2$ 、……、 $7_m$ の間にはゲート回路 $12_1$ 、 $12_2$ 、……、 $12_m$ が挿入されており、ゲート回路の制御入力は一いつかきに別々の制御端子 $13_1$ 、 $13_2$ に接続されている。

ここで奇数フィールドでは、制御端子 $13_1$ にオン信号を加え、制御端子 $13_2$ にオフ信号を加えれば、例えば、最初の水平走査期間にインタレース回路からゲート回路 $12_1$ および $12_2$ に出力パルスが加えられても出力パルスは出力線 $7_1$ のみに伝えられる。この結果、第1行目のフォトダイオード $11_1$ 、 $11_2$ 、……、 $11_n$ の光信号のみの垂直信号線 $3_1$ 、 $3_2$ 、……、 $3_n$ に移される。一方、垂直スミア信号はMOSトランジスタ2のオン・オフにかかわらず垂直信号線3に蓄積される。この結果、奇数フィールドの各水平走査期間には、

本発明の一実施例によれば、呼び出し又は走査されたフォトダイオードが結合されていない奇数(又は偶数)垂直信号線に総和されて残されるスミア成分に相当する電圧を、垂直走査シフトパルスによつて呼び出し又は走査されたフォトダイオードが結合されている偶数(又は奇数)垂直信号線に残される信号成分と総和スミア成分との和に相当する電圧から、演算を行なう演算増幅器が提供される。

このシステムは更に、撮像信号成分と総和スミア成分の和が所定値を超えたか否か検出する回路を含む。そしてその和が所定値を超えた場合は演算動作をやめるか、或は演算出力を無視することによつて、スミア成分の引き過ぎに起因する副作用が抑制される。

本発明および本発明の更に他の目的は図面を参照した以下の説明から明らかとなるであろう。

#### (発明の実施例)

本発明を説明する前に、本発明が適用されるMOS形固体撮像素子のインタレース動作について

信号出力線 $11_1$ からは奇数行目のフォトダイオードの光信号 $8_1$ と垂直信号線 $3_1$ 、 $3_2$ 、……、 $3_n$ に蓄積された垂直スミア信号 $V_0$ とが得られ、信号出力線 $11_2$ からは垂直信号線 $3_1$ 、 $3_2$ 、……、 $3_{n-1}$ に蓄積された垂直スミア信号 $V_0$ のみの得られる。

また、同様に偶数フィールドでは、制御端子 $13_1$ にオフ信号を加え、制御端子 $13_2$ にオン信号を加えれば、例えば最初の水平走査期間には出力パルスは出力線 $7_2$ だけに伝えられ、フォトダイオード $11_1$ 、 $11_2$ 、……、 $11_{n-1}$ の光信号のみの垂直信号線 $3_1$ 、 $3_2$ 、……、 $3_{n-1}$ に移される。この結果、偶数フィールドの各水平走査期間には、信号出力線 $11_1$ からは偶数行目のフォトダイオードの光信号 $8_1$ と垂直信号線 $3_1$ 、 $3_2$ 、……、 $3_{n-1}$ に蓄積された垂直スミア信号 $V_0$ とが得られ、信号出力線 $11_2$ からは垂直信号線 $3_2$ 、 $3_3$ 、……、 $3_n$ に蓄積された垂直スミア信号 $V_0$ のみの得られる。

ここで、垂直信号線 $10_2$ と $10_3$ 、 $10_4$ と $10_5$ 、……、 $10_{n-2}$ と $10_{n-1}$ のような空間的位置関係が近い2本の垂直信号線の垂直スミアがほぼ等

しので

$$V_o = V_e \quad \dots\dots\dots (1)$$

となる。

上記等式を利用したスミア減少又は抑制回路を第4図に示す(特開昭59-52974<sup>2</sup>)。同図から明らかなように、奇数フィールドでは、信号出力線11<sub>1</sub>より得られる信号( $S_o + V_e$ )から信号出力線11<sub>2</sub>より得られる垂直スミア信号( $V_o$ )を引けば、(1)式より

$$\begin{aligned} S_{out1} &= (S_o + V_e) - V_o \\ &= S_o \quad \dots\dots\dots (2) \end{aligned}$$

となり、垂直スミアを含まない信号 $S_{out1}$ を得ることができる。一方、偶数フィールドでは、信号出力線11<sub>1</sub>より得られる信号( $S_e + V_o$ )から信号出力線11<sub>2</sub>より得られる垂直スミア信号( $V_e$ )を引けば、(1)式より

$$\begin{aligned} S_{out2} &= (S_e + V_o) - V_e \\ &= S_e \quad \dots\dots\dots (3) \end{aligned}$$

となり、垂直スミアを含まない信号 $S_{out2}$ を得ることができる。

域でも照度に応じて増え続ける。また、プリ・アンプ15もその宿命として飽和点( $B_o$ )をもっている。従つて、被写体の照度がプリ・アンプの飽和点 $B_o$ を超える照度 $B_1$ である場合、例えば奇数フィールドにおいてはプリ・アンプ15<sub>1</sub>から出力される信号成分とスミア成分の和 $C$ は $I_o$ ( $= I_o + I_N$ )に抑制されるが、プリ・アンプ15<sub>2</sub>から出力されるスミア成分 $A$ は抑制されないうえ $I_N$ より大きい $I_1$ となり、そのままアンプの出力信号の差をとると、本来の飽和信号量 $I_o$ よりも低い値となつてしまう。

このような引き過ぎの現象は、屋内や夜間の野外のような暗視野における被写体に撮像カメラの絞りを広い開口となるように合わせ、被写体が飽和点 $B_o$ 迄の領域で目一杯写せるようにした場合で、同視野に照度 $B_o$ をはるかに越える照度 $B_1$ の照明が入つた場合に起こり易く、このような場合照明は前述の引き過ぎにより、真暗か或は他の被写体よりも暗く撮像されてしまう。

以下、実施例に従つて本発明を説明する。

以上説明したように第4図に示すスミア抑制回路を用いると、垂直スミアの発生を防止することが可能となるが、高照度時には信号成分から垂直スミア信号成分を引きすぎるという問題があつた。

次に前述した垂直スミア信号成分の引きすぎの問題について第5図を参照して説明する。

第5図は撮像特性の照度依存性を表わすグラフである。フォトダイオード2には撮像情報が、又各垂直信号線3にはスミアの雑音成分がいずれも被写体の照度に応じた電荷量をもつて蓄積されるが、これらの電荷はアクセス時すなわち走査時放出されることになり、その電荷の移動量は電流で表わされる。又、プリ・アンプはそのときの検出電流に応じた信号を出力するので、第5図では、信号並びに雑音成分、プリ・アンプの出力レベル、及び減算回路の動作等をまとめて縦軸で電流値の次元で表現する。

同図から理解できるように、信号成分 $B$ はフォトダイオードの特性によりある照度 $B_o$ で飽和するが、雑音成分 $A$ は飽和点 $B_o$ の数倍以上の値

第7図は本発明による固体撮像システムの一例を示す回路図であり、前述の図と同一部分は同一符号を付す。同図において、プリ・アンプ15<sub>1</sub>および15<sub>2</sub>と減算回路16との間には、パルス発生回路19から固体撮像素子14の制御端子13<sub>1</sub>および13<sub>2</sub>に入力される奇数及び偶数フィールド切換パルス信号にそれぞれ同期してオン・オフするアナログ・スイッチ回路47<sub>1</sub>、47<sub>2</sub>、47<sub>3</sub>、47<sub>4</sub>および各アナログ・スイッチ回路47<sub>1</sub>、47<sub>2</sub>、47<sub>3</sub>、47<sub>4</sub>の出力信号から不要な垂直スミア信号をカットするスライス回路49<sub>1</sub>、49<sub>2</sub>、49<sub>3</sub>、49<sub>4</sub>がそれぞれ対応して直列接続されている。また、これらの各スライス回路49<sub>1</sub>、49<sub>2</sub>、49<sub>3</sub>、49<sub>4</sub>には垂直スミア信号を一定のレベルでカットするスライスレベル $L_1$ 及び(信号+垂直スミア信号)をある一定レベルでカットするスライスレベル $L_2$ が設けられている。

このような構成において、固体撮像素子14の信号出力線11<sub>1</sub>および11<sub>2</sub>から出力される出力信号は、プリ・アンプ15<sub>1</sub>および15<sub>2</sub>で増幅された

後、スイッチ回路47<sub>1</sub>、47<sub>2</sub>、47<sub>3</sub>、47<sub>4</sub>にそれぞれ入力される。

スライスレベル $L_1$ 、 $L_2$ はブリ・アンプ15<sub>1</sub>、15<sub>2</sub>から受けた出力信号をある特定電圧レベルに制限する機能を持っており、本来は電圧の次元を持つているのであるが、ここでも説明の便宜上第5図に示すように、対応する電流値で表わす。同図から判るようにスライスレベル $L_1$ はブリ・アンプ15<sub>1</sub>、15<sub>2</sub>の飽和レベル $I_0$ よりも小さく、信号成分の光電変換飽和レベル $I_s$ とスミアのスライスレベル $L_1$ との和にほぼ等しく設定される。前述したように第1フィールド(奇数フィールド)にブリ・アンプ15<sub>1</sub>から出力される信号は垂直スミア信号 $V_0$ および光信号 $S_0$ 、ブリ・アンプ15<sub>2</sub>から出力される信号は垂直スミア信号 $V_0$ のみである。そして第2フィールド(偶数フィールド)ではその関係は逆となる。一方、第4図に示す先願の撮像装置ではブリ・アンプ15<sub>1</sub>および15<sub>2</sub>の出力を減算回路16に入力していたが、高照度下において(光信号+垂直スミア信号 $> I_0$ )の入

くさせる必要がある。

また、このように構成によれば、被写体の明るさに対応してブリ・アンプ15<sub>1</sub>および15<sub>2</sub>の出力信号のピーク値を検出し、このピーク値に対応してスライスレベル $L_1$ および $L_2$ を自動的に設定することもできる。

第8図は本発明による固体撮像システムの他の実施例を示す回路図であり、前述の図に比べると同一な部分は同一符号を付す。同図においては、第4図の構成に加えて、ブリ・アンプ15<sub>1</sub>および15<sub>2</sub>の信号振幅を、ある基準電位20と比較するコンパレータ29<sub>1</sub>および29<sub>2</sub>が設けられ、かつスイッチ回路17<sub>1</sub>、17<sub>2</sub>の出力の所定レベルを超えた部分をカットするスライス回路49が設けられている。

固体撮像素子14の信号出力線11<sub>1</sub>および11<sub>2</sub>から出力される出力信号は、第4図の先願の例と同じく、ブリ・アンプ15<sub>1</sub>および15<sub>2</sub>で増巾された後、減算回路16にそれぞれ入力される。本実施例ではブリ・アンプ15<sub>1</sub>、15<sub>2</sub>の出力信号振幅

力に対しブリ・アンプ15<sub>1</sub>又は15<sub>2</sub>が飽和領域動作となつた場合、(垂直スミア信号 $V_0$ +光信号 $S_0 = I_0$ )から垂直スミア信号 $V_0$ ( $= I_1$ )を引くと、垂直スミア信号分の引き過ぎとなる( $I_1 > I_N$ であるので)。そこで、本発明は、(垂直スミア信号 $V_0$ +光信号 $S_0$ )と垂直スミア信号 $V_0$ のみの場合とを各スイッチ回路47<sub>1</sub>、47<sub>2</sub>、47<sub>3</sub>、47<sub>4</sub>で分離した後、一定のスライスレベル $L_1$ を有するスライス回路49<sub>1</sub>および49<sub>2</sub>によりスミア信号 $V_0$ および $V_0$ のレベル $L_1$ 以上をカットし、これによつて垂直スミア信号を(光信号+スミア信号)対応信号から引き過ぎる操作を防止することが可能となる。なお、垂直スミア信号を伴う光信号にもスライス回路49<sub>1</sub>および49<sub>2</sub>を設けているのはブリ・アンプ15<sub>1</sub>および15<sub>2</sub>の間の飽和特性の差異等の影響を除去するためであり、スライス回路49<sub>1</sub>および49<sub>2</sub>は省略することも可能である。その場合、スライスレベル $L_1$ はブリ・アンプの飽和レベル $I_0$ からフォトダイオードの飽和レベル $I_s$ を引いた値 $I_N$ にほぼ等し

をそれぞれコンパレータ19<sub>1</sub>、19<sub>2</sub>により検出し信号振幅が基準レベル20(第5図の $I_0$ 又は $L_1$ )を超えて飽和している場合には上記減算を行なわない構成とした。この場合、飽和している期間は垂直スミアを含んだままの信号が減算回路16から出力されるので飽和レベル $I_s$ 以上の信号は本来不要であるためスライス回路21で除去すれば信号成分のみが得られる。

第1図は本発明による固体撮像システムの他の実施例であり、本出願の出願時点においては全実施例の中では最も優れていると総合的に評価をした具体例である。

同図において、51と52はMOS形固体撮像デバイス14に特有な雑音成分である固定パターン雑音をキャンセルさせるための積分回路である。積分回路51、52からの信号は第7図の例と同様アナログ・スイッチ47<sub>1</sub>～47<sub>4</sub>によつて奇数、偶数の各フィールド毎に、減算器16の正負入力端子に切換えられて供給される。減算器16は前述したように信号成分とスミア成分の和からスミ

ア成分を減算し、そこで得られた信号成分は、通常はアナログ・スイッチ53を通して低域通過フィルタ54に伝達され、増幅器56によつて増幅された後、この場合はスライサ49で制限されること無しに映像信号処理回路に伝達される。

しかし、被写体の照度が大きい場合は、コンパレータ29の出力が反転し、スミアと信号成分の和に相当する映像情報は減算器16のプラス入力端子の入口からアナログ・スイッチ54を通してそのままローパス・フィルタ55へバイパスされる。このとき、減算器16はスミアの引き過ぎ動作を行なっているが、その出力信号はアナログ・スイッチ53によつて断たれる。アナログ・スイッチ54を通る信号は信号成分とスミア成分の和となつているため、フォトダイオード1の飽和レベル $I_0$ を超えるスミア成分はスライサ49によつて除去される。このスライサ49のスライスレベルは第5図の $I_0$ に相当すれば理想的であるが、実際の固体撮像デバイス14やブリ・アンプ15には必ず製造バラツキが伴うので、それらを考

慮して、其の映像信号レベルの最大値を一定にしておく必要或は少しのスミアも残さない必要がある場合は、標準の $I_0$ よりも低く設定すれば良く、また少しの映像信号を犠牲にしたく無い場合は標準の $I_0$ よりも高めに設定しておけば良い。

57は電圧フオワであり、その高入力インピーダンス特性を活かし、後段のローパス・フィルタ58が減算器の入力端子やローパス・フィルタ55の信号ラインに影響するのを防止している。

59はローパス・フィルタ58からの出力信号の直流レベルを再生するクランプ回路であり、その直流レベルは映像信号の影響が出ないブランキング期間に(ブランキング同期パルス60を利用)、コンパレータ29のマイナス入力端子に接続された基準電圧 $V_{ref}$ に調運付けをされる。

また、本発明は、MOS形固体撮像素子だけでなく、インタレース動作において、奇数行目の画素の信号を外部へ出力するための経路と、偶数行目の画素の信号を外部へ出力するための経路とが区別されており、両方の経路からの信号を同時に

出力できるすべての固体撮像素子に適用できる。

たとえば、第6図に示すインターライン形CCDでは、奇数行目のフォトダイオード $21_{1-1}$ ,  $21_{1-2}$ , ...,  $21_{1-n}$ ,  $21_{1-n+1}$ , ... の光信号と偶数行目のフォトダイオード $21_{2-1}$ ,  $21_{2-2}$ , ...,  $21_{2-n}$ ,  $21_{2-n+1}$ , ... の光信号を垂直CCD  $22_1$ ,  $22_2$ , ... および水平CCD 23上で分離して移送することができる。ここで、駆動回路24より垂直転送ゲート  $23_1$ ,  $23_2$ に加えるパルスを、制御入力端子  $25_1$ ,  $25_2$ によつて制御し、奇数フィールドには奇数行目のフォトダイオードの信号のみが垂直CCDに移され、偶数フィールドには偶数行目のフォトダイオードの信号のみが垂直CCDに移されるようにする。このとき、フォトダイオードの信号が移されなかつた垂直CCDの部分には垂直スミアのみが蓄積されるので、水平CCDからは、たとえば奇数フィールドでは奇数行目のフォトダイオードの光信号と垂直スミアの和信号、あるいは垂直スミア信号のみが交互に得られる。これを分離回路  $26_1$ ,  $26_2$ によつて交互に

分離すれば、第3図に示すMOS形固体撮像素子の出力信号線  $11_1$ ,  $11_2$ から得られる信号と同様の信号が得られる。

#### (発明の効果)

本実施例によれば、スミア成分を除去できだけでなく、スミア成分の引き過ぎも防止でき、簡単な構成でそれを実現できる。

#### (図面の簡単な説明)

第1図は本発明によるスミア抑制回路を有する固体撮像システムの一実施例を示す図。

第2図は垂直スミアの現象を説明するための図。

第3図は従来のMOS型固体撮像デバイスを示し、また本発明が適用されるデバイスを示す図。

第4図は本発明の先願に係るスミア除去回路。

第5図は本発明を説明するための図であつて、電荷量或は検出電流で表わされる電気量に変換された映像信号およびスミアの照度依存性を示す図。

第6図は本発明を適用することが可能なインターレース、CCD型固体撮像デバイスを示す図。

第7図、第8図は本発明による固体撮像システ

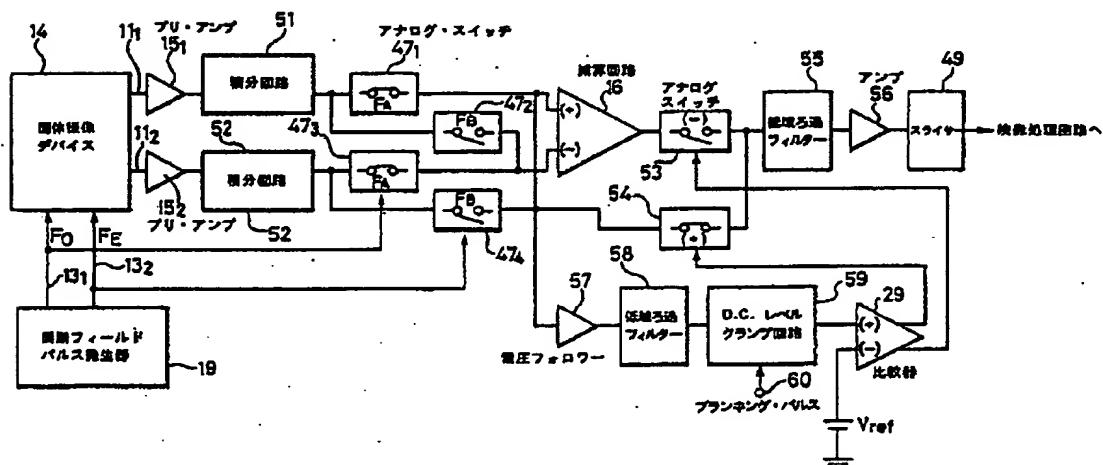
△の他の実施例を示す図である。

1…フォトダイオード、2…スイッチング用 MOS FET、3…垂直信号線、11<sub>1</sub>…奇数フィールド出力線、11<sub>2</sub>…偶数フィールド出力線、H<sub>1</sub>′、H<sub>2</sub>′…垂直スミア、L<sub>1</sub>…スミア・スライスレベル、L<sub>2</sub>…(スミア+映像信号)スライスレベル、I<sub>s</sub>…フォトダイオードの光電変換飽和レベル、I<sub>o</sub>…プリアンプの飽和レベル。

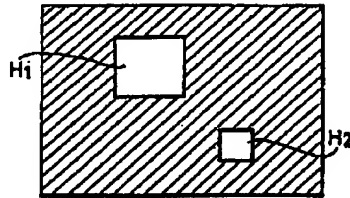
代理人 弁理士 高 橋 明



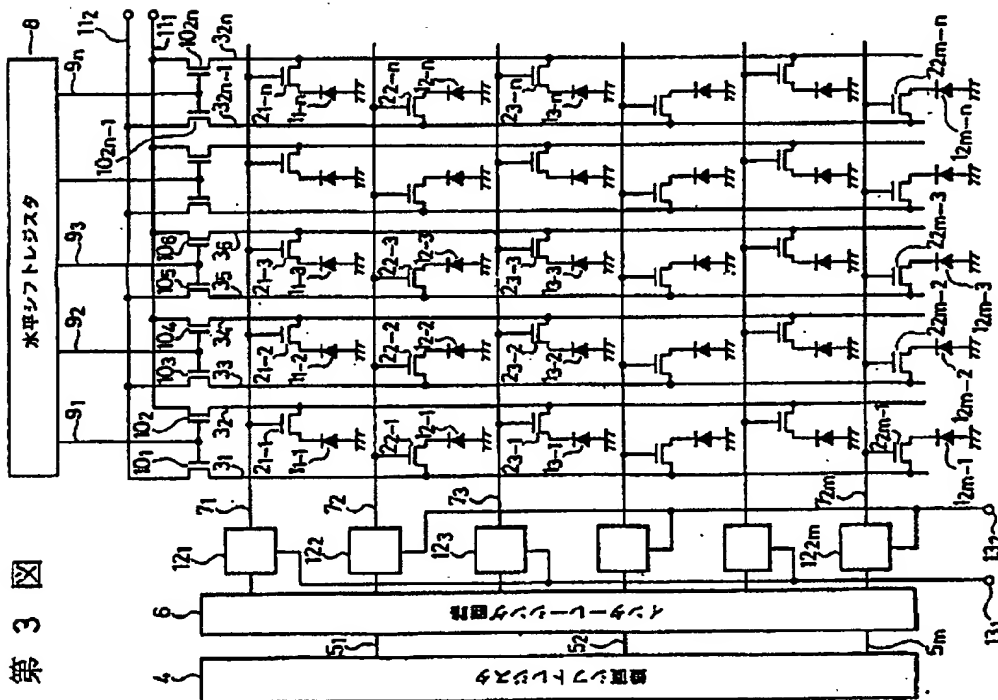
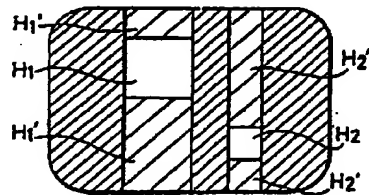
第 1 図



第 2 図 a



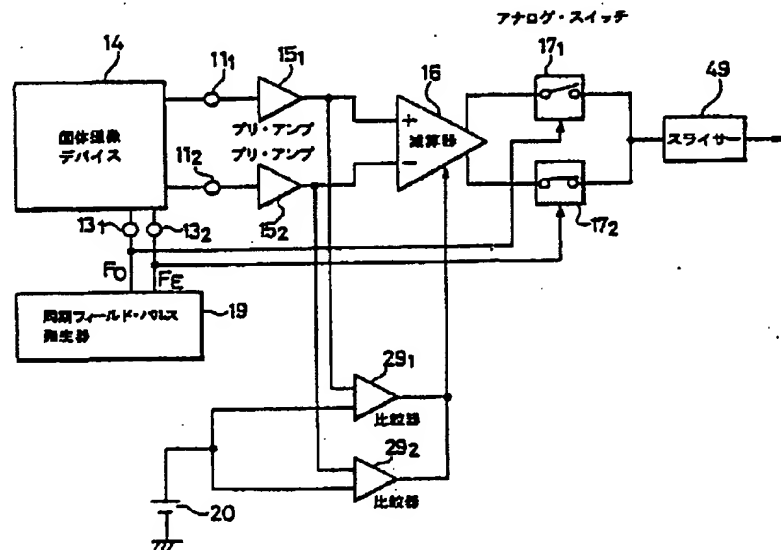
第 2 図 b







第 8 図



手 続 補 正 書 (方式)

昭和 60 年 4 月 19 日

特許庁長官 殿  
事 件 の 表 示

昭和 59 年 特許願 第 249501 号

発 明 の 名 称  
撮 像 シ ス テ ム

補 正 を す る 者

特許出願人

名 称 (310) 株式会社 日立製作所

代 理 人

〒100 東京都千代田区丸の内一丁目5番1号  
株式会社日立製作所内 電話 東京 212-1111 (代表)  
氏 名 (0189) 弁護士 高橋 明 夫

補正命令の日付 昭和60年3月26日(発送日)

補正の対象 図面

補正の内容 全図面において英文呼称を日本語に補正する。

以 上